

Misión del Centro Universitario

Somos un centro que forma parte de la Red Universitaria de la Universidad de Guadalajara. Como institución de educación superior pública asumimos el compromiso social de satisfacer necesidades de formación y generación de conocimiento en el campo de las ciencias exactas y las ingenierías. La investigación científica y tecnológica, así como la vinculación y extensión, son parte fundamental de nuestras actividades para incidir en el desarrollo de la sociedad; por lo que se realizan con vocación internacional, humanismo, calidad y pertinencia.

1.- Identificación de la Unidad de Aprendizaje

Nombre de la Unidad de Aprendizaje

Seminario de solución de problemas de arquitectura de computadoras

Clave de la UA	Modalidad de la UA	Tipo de UA		Valor de créditos	Área de formación
17024	Presencial	Curso		8	Básica particular
Hora semana		Horas teoría/semestre	Horas práctica/semestre	Total de horas:	Seriación
4		0	68	68	Ninguna

Departamento	Academia	
Ciencias Computacionales	Academia Arquitectura de Computadoras	
Presentación		
<p>En esta asignatura se aportan los conocimientos y las habilidades para simular e implementar los modelos que permitan predecir el comportamiento de sistemas digitales; empleando lenguajes de descripción de hardware (HDL) con los que se construyen componentes básicos de un procesador (registros, memorias, unidades aritméticas lógicas, unidades de control, etc.) en conjunto de los dispositivos de interfaces con los que se relacionan.</p>		
Competencia de la Unidad de Aprendizaje (UA)		
<p>Conoce, desarrolla y simula estructuras en HDL, para los componentes que conforman las arquitecturas básicas de un procesador para la reconfiguración e implementación en dispositivos FPGA's.</p>		
Tipos de saberes		
Saber (conocimientos)	Saber hacer (habilidades)	Saber ser (actitudes y valores)
<p>Conocimientos Básicos de Computación Sistemas Digitales Registros ALU (Unidad Aritmético Lógicas) Memoria: ROM, RAM, Caché, Virtual Ciclo de instrucción Pipeline, superescalar, supersegmentado Multiprocesamiento Rendimiento del Procesador</p>	<p>Manejo de Herramientas de diseño para arquitectura de computadoras VHDL y/o Verilog</p>	<ul style="list-style-type: none"> • Reconoce la importancia de la ingeniería en computación en el contexto local, nacional e internacional. • Respeto a los compañeros • Equidad a la gente con quien trabajo • Escucha y Negociación • Manejo del Tiempo • Confianza en sí mismo • Iniciativa • Mentalidad Emprendedora • Responsabilidad Social

		Formación de una opinión personal reflexiva o crítica
Competencia genérica		Competencia profesional
<ul style="list-style-type: none"> • Capacidad de análisis, síntesis y razonamiento crítico. • Capacidad de organizar y planificar. • Solución de problemas • Capacidad Toma de decisiones. • Capacidad para concebir, diseñar, implementar y adoptar un procedimiento de investigación. • Capacidad crítica y autocrítica 		<ul style="list-style-type: none"> • Simular e implementar modelos de sistemas lógicos empleando lenguajes de descripción de hardware. • Comprobar su comportamiento empleando lenguajes de descripción de hardware. • Aplicar los conocimientos de dispositivos lógicos reconfigurables para el análisis, adaptación y diseño de los sistemas digitales que conforman la base de los procesadores. • Operación, mantenimiento y diseño de los sistemas digitales que conforman la base de los procesadores.
Competencias previas del alumno		
<ul style="list-style-type: none"> • Capacidad para identificar claramente los modelos matemáticos básicos relacionados con los fenómenos discretos. • Conocimientos básicos de programación y manejo de paquetería de Simulación. • Se recomienda que el alumno conozca y comprenda los fundamentos del diseño digital. 		
Competencia del perfil de egreso		
<ul style="list-style-type: none"> • Conoce y desarrolla los componentes que conforman las arquitecturas básicas de un procesador. 		

- Desarrolla y simula estructuras avanzadas de un programa en HDL de circuitos lógicos para la reconfiguración de FPGA's en aplicaciones reales.
- Realizar el diseño de sistemas digitales que resuelvan las problemáticas en áreas del desarrollo de sistemas electrónicos, automatización industrial o las comunicaciones.

Perfil deseable del docente

- El personal docente que tendrá a cargo la cátedra de este curso, debe tener dominio y estructura de los fundamentos que describen al siguiente conjunto de conocimientos:

- Aritmética computacional y matemática discreta.
- Circuitos electrónicos digitales.
- Arquitectura y Organización de Computadoras.
- Sistemas basados en un Microprocesador y operación y eficiencia de los procesadores modernos.
- Tendencias en el diseño de los multiprocesadores.
- Algoritmia y lógica computacional para reconocer programas en lenguaje de bajo nivel.

- Experiencia profesional

Un año de experiencia mínima profesional en el área de Ingeniería en computación o electrónica.

•Habilidades

- Dominio de la asignatura.
- Manejo de grupos.
- Comunicación.
- Capacidad de análisis y síntesis.
- Manejo de materiales didácticos, equipos de prueba de telecomunicaciones y cómputo.
- Organización.

Creatividad.

•Actitudes

- Vocación por la docencia.
- Honestidad.
- Ejercicio de la crítica fundamentada.
- Respeto (Buena relación maestro alumno).
- Tolerancia.

- Ética.
- Responsabilidad científica.
- Espíritu de colaboración.
- Superación docente y profesional.

2.- Contenidos temáticos

Contenido

Unidad temática 1: Introducción a la estructura de computadores **10 horas**

Lógica Combinacional

- Compuertas Lógicas
- Algebra de Boole
- Diagramas de Karnaugh
- Método de simplificación de Quine Mccluskey
- Decodificadores, Multiplexores, Demultiplexores.

Lógica Secuencial

- Flip-Flop's
 - Flip-Flop D
 - Flip-flop JK
 - Flip-Flop T
 - Flip-Flop RS

- Registros
- Máquinas de estado

Contadores

Unidad temática 2: Introducción a la estructura de computadores

11 horas

1. Introducción a la estructura de computadores
 - a. Estructura básica de un computador convencional, estructura y arquitectura
 - b. Lenguajes de descripción hardware (HDL)
 - c. Introducción de la herramienta de software a utilizar

Unidad temática 3: Aritmética Computacional

11 horas

1. Aritmética Computacional
 - a. Algebra booleana
 - b. Circuitos digitales Combinacionales
 - c. Circuitos Aritméticos
 - i. Sumador
 - ii. Multiplicador
 - iii. Divisores

Unidad temática 4: Toma decisiones con Lógica Secuencial de Control 11 horas

Toma decisiones con Lógica Secuencial de Control

- i. Circuitos digitales Secuenciales
- ii. Decodificadores (Decoders)
- iii. Multiplexores

Unidad temática 5: Organización de las Memorias

Organización de las Memorias

- a. Latches
- b. ROMs
- c. SRAMS
- d. Cache

Unidad temática 6: Procesador

11 horas

Procesador

- a. Funcionamiento de un procesador
- b. Procesador y Memoria.

Estrategias docentes para impartir la unidad de aprendizaje

Búsqueda de información por parte del alumno, asesorado por el profesor. Integración en equipos de trabajo de alumnos para la realización de prácticas y ejercicios. Presentación conceptual del tema y resolución de dudas, por parte del profesor, con interacción de los alumnos. Elaboración de reportes por parte del alumno. Prácticas de laboratorio de simulación en cómputo, para una mayor comprensión y comprobación de los temas, por parte del alumno, bajo la supervisión y coordinación del profesor.

Bibliografía básica

Morris Mano 1 enero 2017 Solutions Manual. Digital Design With an Introduction to the Verilog HDL VHDL and System Verilog. Ed: Pearson; 6th Edición

Kishore K Mishra 6 enero 2022 System Verilog con diseño de procesador RISC-VEd: Independently published

Brock J. LaMeres 2 noviembre 2020 Introduction to Logic Circuits & Logic Design with Verilog Springer; Edición 2nd 2019 ed

Brock J. LaMeres 28 febrero 2019 Quick Start Guide to Verilog (English Edition) Springer; Edición 1st ed. 2019

Ming-Bo Lin 29 julio 2015 Digital Systems Design and Practice: Using Verilog HDL and FPGAs (English Edition) Ming-Bo Lin; Edición 2nd

Blaine Readler 2020 Verilog by Example: A Concise Introduction for FPGA Design First Edition Edición
Mc Graw Hill

Samir Palnitkar 2020 Verilog Hdl: A Guide to Digital Design and Synthesis Subsequent Edición
Mc Graw Hill

M. Morris Mano, Michael Ciletti 2020 Digital Design: With an Introduction to the Verilog HDL, VHDL, and System Verilog 6th Edición Mc Graw Hill

Donald E. Thomas, Philip R. Moorby 2020 The Verilog® Hardware Description Language 5th Edición
Mc Graw Hill

Stalling, W. 2002 Computer Organization & Architecture. Designing for performance.
<http://www.williamstallings.com/COA6e.html>
Prentice-Hall; 6ª edición

David A. Patterson John L. Hennessy Organización y diseño de computadores la interfaz hardware/software Mc Graw Hill

Barry B. Brey Los microprocesadores INTEL 8086/8088, 80186, 80286, 80386 y 80486. Arquitectura, programación e interfaces

Berger, A Embedded Systems Design: An Introduction to Processes Tools and Techniques CMP Books 2002

Jonathan Hoysradt Multi-Core Processors and Next-Generation Systems.
[http:// DDJ](http://DDJ) Multi-Core Processors and Next-Generation Systems.htm

Bibliografía complementaria

- Miloš D. Ercegovac , Tomás Lang (2004)Digital Arithmetic. Elsevier Science, USA.
- José J. Meza, José J. Hernández, Marco A. Cedano, Aurelio Gonzalo. (2012). Arquitectura de Computadoras. Mexico: Trauco.
- Chu P. P. (2008), FPGA Prototyping by VHDL Examples: Xilinx Spartan-3, Primera Edición.

3.-Evaluación

Evidencias

Nombra, enlista y describe las evidencias (productos) para demostrar el logro de la competencia (desempeño del alumno)----Pendiente---

Tipo de evaluación

- Diagnostica (Ocurre al inicio del curso, al presentarse al grupo y permite valorar los conocimientos previos grupales e individuales).
- Formativa (Da muestra del logro cognitivo alcanzado por el alumno; es decir, de su aprendizaje significativo).
- Sumativa (Permite cuantificar los aprendizajes logrados con cada una de las actividades).

Criterios de Evaluación (% por criterio)

Se evalúa durante el periodo escolar mediante:

Prácticas 84%

Proyecto final 16%

4.-Acreditación

- De acuerdo al “REGLAMENTO GENERAL DE EVALUACIÓN Y PROMOCIÓN DE ALUMNOS DE LA UNIVERSIDAD DE GUADALAJARA”:
Artículo 5. “El resultado final de las evaluaciones será expresado conforme a la escala de calificaciones centesimal de 0 a 100, en números enteros, considerando como mínima aprobatoria la calificación de 60.”
- De acuerdo al “REGLAMENTO GENERAL DE EVALUACIÓN Y PROMOCIÓN DE ALUMNOS DE LA UNIVERSIDAD DE GUADALAJARA”:
Artículo 27. “Para que el alumno tenga derecho al registro de la calificación en el periodo extraordinario, se requiere:
I. Estar inscrito en el plan de estudios y curso correspondiente.
II. Haber pagado el arancel y presentar el comprobante correspondiente.
III. Tener un mínimo de asistencia del 65% a clases y actividades registradas durante el curso”

5.- Participantes en la elaboración

Código	Nombre
❖ 2006472	José Juan Meza Espinosa
❖ 9607307	Roberto Patiño Ruiz
❖ 2956590	Carolina Gómez Márquez
❖ 2312522	Blanca Lorena Reynoso Gómez
❖ 2406551	Eduardo Alberto Campos Serrano
❖ 2959248	Arturo Grajeda Cobarrubias
	José Itzcóatl Sandoval López.