



UNIVERSIDAD DE GUADALAJARA

1. DATOS GENERALES DE LA UNIDAD DE APRENDIZAJE (UA) O ASIGNATURA			
Nombre de la Unidad de Aprendizaje (UA) o Asignatura			Clave de la UA
Seminario de Solución de Problemas de Arquitectura de computadoras			17024
Modalidad de la UA	Tipo de UA	Área de formación	Valor en créditos
Escolarizada	Seminario	Básica Particular	5
UA de pre-requisito		UA simultáneo	UA posteriores
Seminario de Métodos matemáticos II		Se sugiere Arquitectura de computadoras	Se sugiere Transductores de Lenguaje I y Seminario de Transductores de Lenguaje I
Horas totales de teoría		Horas totales de práctica	Horas totales del curso
0		68	68
Licenciatura(s) en que se imparte		Módulo al que pertenece	
Ing. en Computación		Módulo 1: Arquitectura y programación de sistemas	
Departamento		Academia a la que pertenece	
Departamento de Ciencias Computacionales		Arquitectura de computadoras	
Elaboró		Fecha de elaboración o revisión	
Dr. José Juan Meza Espinosa MC. Roberto Patiño Ruiz Dr. Martín García Hernández MC. Luis Felipe Muñoz Mendoza MC. Rubén Adrián Gil Rivera Ing. Thelma Isabel Morales Ramírez Ing. Cristina Guadalupe Rodríguez Pimienta Ing. Eduardo Alberto Campos Serrano		15 de Julio de 2022	



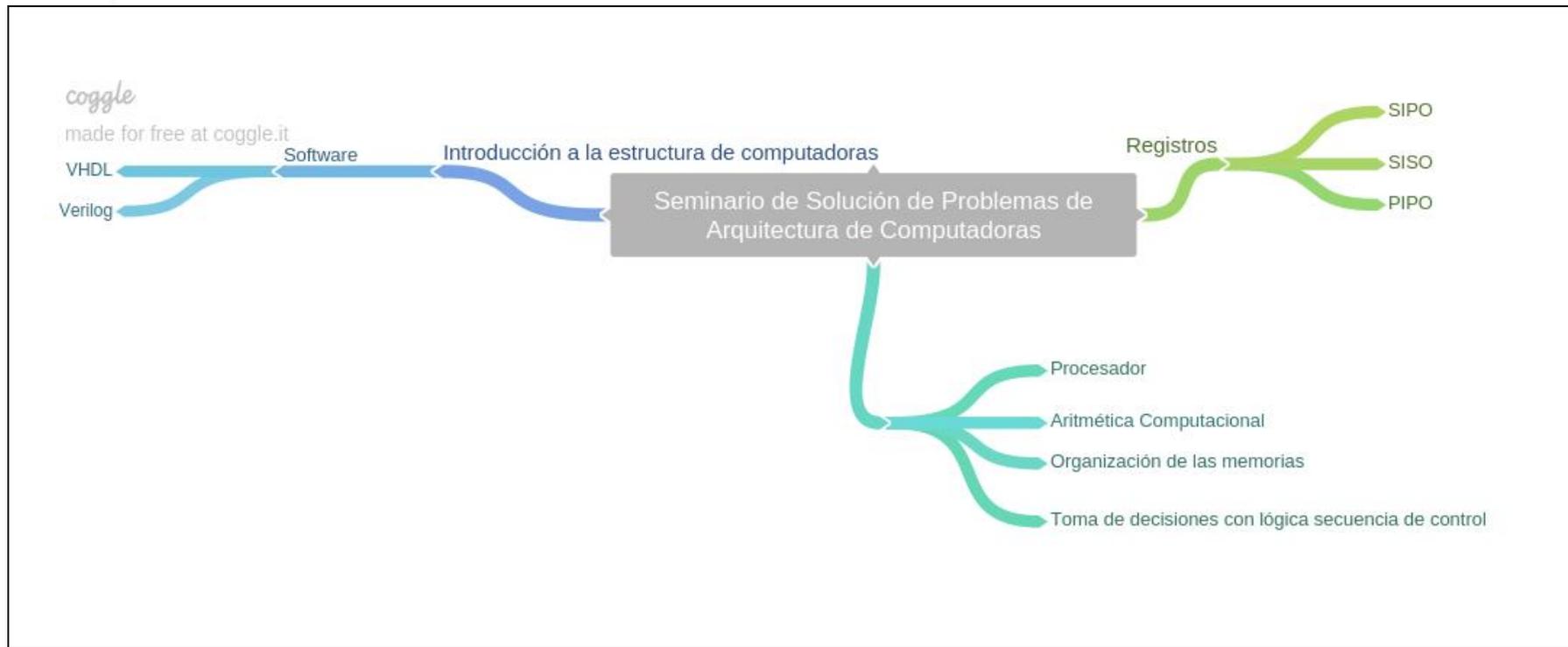
2. DESCRIPCIÓN DE LA UA O ASIGNATURA		
Presentación		
<p>La unidad de aprendizaje de Seminario de Solución de Problemas de Arquitectura de computadoras, es un seminario que presenta el estudio del diseño conceptual y la estructura operacional de sistemas basados en microprocesadores, así como, del funcionamiento de los elementos constitutivos de estos (su desempeño, conjunto de instrucciones, jerarquías de memorias, dispositivos periféricos y dispositivos de almacenamiento); con especial interés en la forma en que la unidad central de proceso (CPU) trabaja internamente y accede a las direcciones de memoria. Además, el análisis de los principios y tendencias en el diseño e implementación de una Arquitectura de Computadora, especificando su organización interna y modelo de programación.</p>		
Relación con el perfil		
Modular	De egreso	
<p>Esta UA pertenece al Módulo 1: Arquitectura y Programación de Sistemas, cuyo propósito es desarrollar en el alumno los conocimientos necesarios para poder construir y proponer nuevas arquitecturas de procesadores. Esta UA ayuda a la consecución de dicho propósito al trabajar con el diseño en VHDL y Verilog.</p>	<p>Conforme al perfil de egreso de ing. en computación que pide bases de hardware (Lenguajes Descriptores de Hardware) y software de bajo nivel el alumno está UA tiene el propósito de aportar a este..</p>	
Competencias a desarrollar en la UA o Asignatura		
Transversales	Genéricas	Profesionales
<p>Capacidad de abstracción, análisis y síntesis. Identificar y resolver problemas. Trabajo en equipo Trabajo colaborativo Capacidad de actuar en nuevas situaciones Capacidad de aprender y actualizarse Trabajo autónomo</p>	<p>Modelación y solución de de sistemas Digitales y Arquitectura de computadoras.</p> <p>Uso de herramientas de software especializado para el diseño de ASIC (circuito integrado de aplicación específica) en VHDL y Verilog.</p> <p>Proponer modelos alternativos de microprocesadores.</p> <p>Dominar las los lenguajes de descriptor de hardware y computacionales.</p>	<p>Discute en equipo para diseñar y proponer soluciones de problemas sobre el diseño de Arquitectura de Computadoras, lógicos. Infiere oportunidades laborales y de emprendimiento en el campo de la ingeniería en computación.</p>
Saberes involucrados en la UA o Asignatura		
Saber (conocimientos)	Saber hacer (habilidades)	Saber ser (actitudes y valores)



UNIVERSIDAD DE GUADALAJARA

<p>Conocimientos Básicos de Computación Sistemas Digitales Registros ALU (Unidad Aritmético Lógicas) Memoria: ROM, RAM, Caché, Virtual Ciclo de instrucción Pipeline, superescalar, supersegmentado Multiprocesamiento Rendimiento del Procesador</p>	<p>Manejo de Herramientas de diseño para arquitectura de computadoras</p> <p>VHDL y/o Verilog</p>	<ul style="list-style-type: none">• Reconoce la importancia de la ingeniería en computación en el contexto local, nacional e internacional.• Respeto a los compañeros• Equidad a la gente con quien trabajo• Escucha y Negociación• Manejo del Tiempo• Confianza en sí mismo• Iniciativa• Mentalidad Emprendedora• Responsabilidad Social• Formación de una opinión personal reflexiva o crítica
Producto Integrador Final de la UA o Asignatura		
<p>Título del Producto: Implementación de una ALU de 8 bits en algún lenguaje descriptor de Hardware</p> <p>Objetivo: El estudiante diseñará e implementará una unidad aritmético lógica (ALU) de 8 bits, y lo tendrá que realizar en algún lenguaje descriptor de Hardware como Verilog O VHDL. El algoritmo que implemente la ALU se tendrá que realizar en código puramente sintetizable.</p> <p>Descripción: La ALU se implementará en VHDL o Verilog (código y Test Bench), y esta tendrá que resolver las operaciones: suma, resta, multiplicación, corrimiento lógico y aritmético (a la derecha e izquierda), rotación (a la derecha e izquierda), comparación (mayor, menor e igual) y comparación de palabras de bits, este aprendizaje se relaciona mucho con la base con el corazón de un microprocesador que es la base de las arquitecturas de computadora.</p>		

3. ORGANIZADOR GRÁFICO DE LOS CONTENIDOS DE LA UA O ASIGNATURA



4. SECUENCIA DEL CURSO POR UNIDADES TEMÁTICAS

Unidad temática 1: Introducción a la estructura de computadores

Objetivo de la unidad temática: El alumno conocerá los fundamentos básicos de los sistemas digitales.

Introducción: En esta unidad, se recordarán las teorías básicas para el análisis de circuitos digitales, así como la simulación de éstos mediante el software especializado.

Contenido temático	Saberes involucrados	Producto de la unidad temática
Lógica Combinacional Compuertas Lógicas Algebra de Boole Diagramas de Karnaugh Método de simplificación de Quine Mccluskey Decodificadores, Multiplexores, Demultiplexores. Lógica Secuencial Flip-Flop's Flip-Flop D	Conocimientos: Algebra de Boole Diagramas de Karnaugh Método de simplificación de Quine Mccluskey Habilidades Investigar conceptos nuevos y términos que involucran a la materia.	Portafolio de evidencias. Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.



UNIVERSIDAD DE GUADALAJARA

Flip-flop JK Flip-Flop T Flip-Flop RS Registros Máquinas de estado Contadores	Analizar los nuevos términos y relacionarlos con los conocimientos adquiridos en materias previas. Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.	
--	---	--

Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
El profesor explicará cómo funcionan cada una de las compuertas lógicas usando la tabla de verdad de cada una, después procederá a ver las ecuaciones booleanas involucradas en cada compuerta: Implementar la conexión de en Protoboard, de las compuertas lógicas con switches para ver el funcionamiento de AND, OR, NAND, NOR, NOT, XOR y XNOR	El alumno con los ejemplos mostrados diseñará el esquema de conexión de cada una de las compuertas	Implementación de las compuertas en Protoboard	Protoboard, Cables UTP, Resistencias, Fuente (Cargador de celular 5V), Compuertas lógicas , Dip Switch y LEDs	3 hrs
El profesor explicará cómo funcionan cada una de los Flip-Flops D, JK, RS, T usando la tabla de verdad de cada uno: Implementar la conexión de en Protoboard, de los circuitos de los Flip-Flops con switches para ver el funcionamiento de Flip-Flops D, JK, T y RS	El alumno con los ejemplos mostrados diseñará el esquema de conexión de cada uno de los flip-flops.	Implementación de las compuertas en Protoboard	Protoboard, Cables UTP, Resistencias, Fuente (Cargador de celular 5V), circuitos Flip-Flops , Dip Switch y LED's	3hrs
Explicada como se realizan las optimizaciones de las ecuaciones booleanas, y máquinas de estado usando los métodos de Karnaugh, Quine Mccluskey: implementar un contador ascendente y descendente	El alumno con los ejemplos mostrados diseñará un contador ascendente y descendente.	Implementación de las compuertas en Protoboard	Protoboard, Cables UTP, Resistencias, Fuente (Cargador de celular 5V), Compuertas lógicas y el flip-flop D , Dip Switch y LED's	4hrs

Unidad temática 2: Introducción a la estructura de computadores

Objetivo de la unidad temática: [Que especifique el propósito de la unidad temática. Debe estar relacionado con las competencias definidas que se trabajarán en la unidad temática correspondiente]

Introducción: El alumno conocerá las herramientas básicas para el diseño de arquitectura de computadoras y sistemas digitales (ASIC "Circuito de Aplicación específica") que existen en el mercado

Contenido temático	Saberes involucrados	Producto de la unidad temática
---------------------------	-----------------------------	---------------------------------------



UNIVERSIDAD DE GUADALAJARA

<p>1. Introducción a la estructura de computadores</p> <ol style="list-style-type: none"> a. Estructura básica de un computador convencional, estructura y arquitectura b. Lenguajes de descripción hardware (HDL) c. Introducción de la herramienta de software a utilizar 	<p>Conocimientos:</p> <p>MaxPlus II ISE Design Suite Vivado 2014.4 Etapas de Diseño Top Down Arquitecturas de dispositivos programables Diseño físico de dispositivos y procesos de fabricación de componentes VHDL and Verilog</p> <p>Habilidades</p> <p>Investigar conceptos nuevos y términos que involucran a la materia. Analizar los nuevos términos y relacionarlos con los conocimientos adquiridos en materias previas.</p> <p>Aptitudes y valores</p> <p>Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<ul style="list-style-type: none"> ● Instalar el programa del ISE y Vivado de Xilinx <ul style="list-style-type: none"> ○ http://alanturing.cucei.udg.mx/software/ ● Realizar un programa que implemente las compuertas básicas ND, OR, NAND, NOR, NOT, XOR y XNOR en un lenguaje descriptor de Hardware y su test bench ● Portafolio de evidencias. <ul style="list-style-type: none"> ○ Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.
--	--	--

Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
<p>Plantea opciones que se tienen de lenguajes descriptores de hardware para recuperar los saberes de los alumnos en torno a las características de los diferentes sistemas de desarrollo y compañías que los proporcionan y la potencia que tienen para así poder seleccionar uno adecuadamente.</p>	<p>Analizar las características de los diferentes sistemas de desarrollo de lenguajes de descriptor de hardware así como los dispositivos FPGA y CPLD, después razonar y plantear porque se implementaría estos sistemas en ISE y Vivado.</p>	<p>Ensayo que demuestre el conocimiento y defensa de su elección y razonamiento ante la elección del ISE o Vivado, con respecto a otros.</p>	<p>Internet</p>	<p>4hrs</p>
<p>Presenta información acerca de las diferentes formas de implementar las compuertas en un ambiente de diseño de FPGAs y CPLDs, así como las etapas de diseño que se presentan a lo largo de este trabajo.</p>	<p>Analizar el funcionamiento e importancia de las etapas de cada uno de los pasos para lograr el diseño.</p>	<p>Mapa conceptual con las características principales de cada una de las etapas del diseño</p>	<p>Computadora, MaxPlus II ISE Design Suite Vivado 2014.4</p>	<p>3hrs</p>
<p>Explicar las etapas de diseño y las partes de cada una de las etapas así como su funcionamiento.</p>	<p>Investiga en fuentes recomendadas por el docente, analiza la información enfocándose en diferentes en alternativas de diseño, interpretar el funcionamiento de la transferencia de registros así como comportamental.</p>	<p>Realización de una tabla comparativa de las herramientas de desarrollo de MaxPlus II ISE Design Suite Vivado 2014.4.</p>	<p>Computadora, MaxPlus II ISE Design Suite Vivado 2014.4</p>	<p>4hrs</p>

Unidad temática 3: Aritmética Computacional



UNIVERSIDAD DE GUADALAJARA

Objetivo de la unidad temática: El alumno comprenderá el concepto de circuito combinacional así como las diferentes aplicaciones en el mundo real.

Introducción: En esta unidad se explicará el funcionamiento básico de los circuitos combinacionales, su configuración para crear distintos dispositivos dentro de los microprocesadores.

Contenido temático		Saberes involucrados		Producto de la unidad temática	
1. Aritmética Computacional <ul style="list-style-type: none"> a. Álgebra booleana b. Circuitos digitales Combinacionales c. Circuitos Aritméticos <ul style="list-style-type: none"> i. Sumador ii. Multiplicador iii. Divisores 		Conocimientos: Álgebra de Boole Circuitos combinacionales Diseño de circuitos aritméticos Arquitecturas de dispositivos programables (FPGA, CPLD, ASIC, Microcontroladores, Microprocesadores) Tecnología de componentes digitales Root cause analysis Diferentes tipos de simulación de circuitos y análisis de tolerancias Habilidades Pensamiento Analítico Creatividad Iniciativa Identificar y organizar la información que se requiera para resolver un problema práctico. Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.		Portafolio de evidencias. Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.	
Actividades del docente	Actividades del estudiante	Evidencia o de la actividad	Recursos materiales y	Tiempo destinado	
Presenta información acerca de la introducción a los principales modelos presentados en la UA. Coordina la realización del ejercicio para elaborar un mapa semántico	Comprender de forma teórica el funcionamiento de los modelos RTL, comportamiento y de tipo estructural con problemas reales.	Mapa conceptual con las características principales de los diseños de tipo combinacional	Internet, cuaderno	5 hrs	
Presenta información acerca de los diferentes tipos de diseños sumador, restador, multiplicador, divisor, circuitos de corrimiento, rotación y comparadores. Coordina la realización del ejercicio para elaborar un cuestionario propuesto.	Investiga en fuentes recomendadas por el docente, analiza la información enfocándose en comprender el funcionamiento de los circuitos combinacionales a partir de diagramas esquemáticos. Realizar una simulación con cada uno de los circuitos en HDL así como su testbench de prueba	Cuestionario propuesto con los conceptos principales que ayudan a reforzar el conocimiento.	Libros y fuentes de internet, MaxPlus II ISE Design Suite Vivado 2014.4	6hrs	



UNIVERSIDAD DE GUADALAJARA

Unidad temática 4: Toma decisiones con Lógica Secuencial de Control

Objetivo de la unidad temática: El alumno comprenderá el concepto de circuito secuencial así como las diferentes aplicaciones en el mundo real.

Introducción: En esta unidad se explicará el funcionamiento básico de los circuitos secuenciales, su configuración para crear distintos dispositivos dentro de los microprocesadores, y la importancia que tienen para diseñar máquinas de estado.

Contenido temático	Saberes involucrados	Producto de la unidad temática
<p>Toma decisiones con Lógica Secuencial de Control</p> <ul style="list-style-type: none"> i. Circuitos digitales Secuenciales ii. Decodificadores (Decoders) iii. Multiplexores 	<p>Conocimientos: Metodologías de análisis y diseño de sistemas Estándares de documentación Conocimientos básicos de herramientas de pruebas Conocimiento básico de arquitectura</p> <p>Habilidades Lógica de programación y Abstracción Comunicación oral y escrita Capacidad de análisis para la resolución de problemas emergentes Perseverancia Creatividad Trabajo bajo presión Trabajar bajo procesos</p> <p>Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<p>Portafolio de evidencias.</p> <p>Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.</p>

Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
Plantea opciones para recuperar los saberes de los alumnos en torno a un sistema secuencial, con reducción de ecuaciones usando Karnaugh, Quine McCluskey. Coordina la realización del ejercicio para elaborar un ensayo y plantear las nuevas formas de diseño de tipo comportamental	Comprender de forma teórica el funcionamiento de los circuitos secuenciales, sintetizar la información y resumir para explicar su funcionamiento y la diferencia ante un grupo de trabajo	Ensayo que demuestre el entendimiento del funcionamiento de los circuitos secuenciales	Libros y fuentes de internet]	5 hrs
Presenta información acerca de la diferenciación de los componentes de una máquina de estados tipo Mealy y tipo Moore. haciendo énfasis en las ventajas y desventajas de ambos modelos. Coordina la realización del ejercicio para elaborar un cuestionario propuesto.	Comprender el funcionamiento de diferentes configuraciones a partir de diagramas esquemáticos.	Cuestionario propuesto con los conceptos principales que ayudan a reforzar el conocimiento.	Libros y fuentes de internet]	6 hrs



Unidad temática 5: Organización de las Memorias

Objetivo de la unidad temática: El alumno pondrá en práctica las diferentes configuraciones de construcción de las memorias RAM y ROM.

Introducción: En esta unidad, se implementará el conocimiento que el alumno ha adquirido. El alumno conocerá las Memorias RAM y ROM implementará estas y las simulará mediante el software especializado como Max Plus II, ISE Design Suite, Vivado 2014.4, en el cual reforzará el conocimiento e interactúa mediante la simulación de estos.

Contenido temático	Saberes involucrados	Producto de la unidad temática
<p>Organización de las Memorias</p> <ul style="list-style-type: none"> a. Latches b. ROMs c. SRAMS d. Cache 	<p>Conocimientos: Diseño físico de dispositivos y procesos de fabricación de componentes Ciclo de vida de producto y aseguramiento de calidad en el diseño Familiarizado con prácticas de Diseño para la manufactura y Diseño para pruebas. Generales de tecnologías de empaquetado de componentes electrónicos.</p> <p>Habilidades Mentalidad creativa orientada hacia el análisis. Auto dirigido con habilidades de comunicación, organización y trato interpersonal. Orientado hacia la calidad y comprometido con sus objetivos. Habilidad para trabajar efectivamente en un ambiente de equipo.</p> <p>Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<p>Portafolio de evidencias.</p> <p>Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.</p>

Actividades del docente	Actividad del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
Plantea opciones para la construcción de memorias ROM recuperar los saberes de los alumnos en torno a la implementación de estos dentro de los usos típicos en la vida real y posteriormente muestra un ejemplo en VHDL y Verilog y muestra cómo responden a las necesidades de los sistemas de cómputo.	Analizar así como mediante las simulaciones las memorias ROM y su aplicación real es importante y tiene una amplia aplicación.	Resolución de ejercicios que utilizan memorias ROM y con variantes para ver sus aplicaciones.	Libros y fuentes de internet, MaxPlus II ISE Design Suite Vivado 2014.4	3hrs
Plantea opciones para la construcción de memorias RAM recuperar los saberes de los alumnos en torno a la implementación de estos dentro de los usos típicos en la vida real y	Analizar así como mediante las simulaciones las memorias RAM y su aplicación real es importante y tiene una amplia aplicación.	Resolución de ejercicios que utilizan memorias RAM y con variantes para ver sus	Libros y fuentes de internet, MaxPlus II ISE Design Suite Vivado 2014.4	3hrs



UNIVERSIDAD DE GUADALAJARA

posteriormente muestra un ejemplo en VHDL y Verilog y muestra cómo responden a las necesidades de los sistemas de cómputo		aplicaciones		
Presenta información acerca de las características de memorias RAM y ROM Coordina la realización del ejercicio para elaborar un cuestionario propuesto.	Comprender el funcionamiento de diferentes configuraciones a partir de diagramas esquemáticos.	Cuestionario propuesto con los conceptos principales que ayudan a reforzar el conocimiento.	Libros y fuentes de internet	5hrs

Unidad temática 6: Procesador

Objetivo de la unidad temática: El alumno será capaz de diseñar un procesador básico así como los sistemas con que puede interactuar para crear un sistema mínimo.

Introducción: En esta unidad, se diseñará un procesador de 10 instrucciones, una memoria RAM de 256 palabras de 8 bits, y una ROM de 256 palabras de 8 bits donde contendrá el código fuente, del ensamblador sencillo.

Contenido temático		Saberes involucrados	Producto de la unidad temática	
Procesador a. Funcionamiento de un procesador b. Procesador y Memoria.		Conocimientos: Conocimientos generales de Productos de Hardware / Software y lenguajes de programación para hardware Modelos de procesos de pruebas Etapas del proceso del ciclo de vida del desarrollo de un producto Técnicas de diseño para confiabilidad Validación de diseño (confiabilidad, medio ambiente, durabilidad) Habilidades Orientación a Resultados Capacidad de Aprendizaje Organización y Orientación hacia Calidad y el Cliente Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.	Portafolio de evidencias. Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.	
Actividades del docente	Actividad del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
Presenta información mediante las características que debe cumplir el diseño del procesador junto con la memoria RAM y ROM. Coordina la realización del ejercicio para	Comprender de forma teórica el funcionamiento de un sistemas mínimo que está constituida por la unión de un microprocesador, memorias ROM y RAM, sintetizar lo diseñado y resumir para explicar	Ensayo que demuestre el entendimiento del manejo de los procesos involucrados así como	Libros y fuentes de internet, MaxPlus II ISE Design Suite Vivado 2014.4	6hrs



UNIVERSIDAD DE GUADALAJARA

elaborar un ensayo.	su funcionamiento y gestionar el manejo de procesos y recursos, en un esquema.	la habilitación de recursos y su compartición.		
Plantea opciones para recuperar los saberes de los alumnos en torno a la habilitación de los recursos mediante una simulación del sistema mínimo.	Investiga en fuentes recomendadas por el docente, analiza la información enfocándose en comprender el funcionamiento de diferentes configuraciones a partir de diagramas esquemáticos.	Cuestionario propuesto con los conceptos principales que ayudan a reforzar el conocimiento.	Libros y fuentes de internet, MaxPlus II ISE Design Suite Vivado 2014.4	5hrs



5. EVALUACIÓN Y CALIFICACIÓN

Requerimientos de acreditación:

Para que el alumno tenga derecho al registro del resultado final de la evaluación en el periodo ordinario el alumno debe tener un mínimo de asistencia del 80% a clases y actividades registradas durante el curso. Para aprobar la Unidad de Aprendizaje el estudiante requiere una calificación mínima de 60.

Criterios generales de evaluación:

A lo largo de la UA, se elaborarán una serie de trabajos tales como: tareas y simulaciones que deben seguir los siguientes puntos básicos además de los que se pidan de forma individual.

- Puntualidad.
- Redacción.
- Consistencia
- Diseño de portada con datos de la Unidad de Aprendizaje, alumno, profesor y fecha.
- Desarrollo y estructura del trabajo.
- Conclusiones
- Bibliografía (conforme al criterio APA)
- Apéndice (cuando sea necesario)

Las presentaciones orales se evaluarán conforme a los siguientes rubros: Contenido suficiente, comprensión del contenido, dicción, volumen, apoyo visual y tiempo utilizado. Cuando se pida una presentación oral se entregará a los estudiantes una lista de elementos básicos que debe incluir.

Evidencias o Productos

Evidencia o producto	Competencias y saberes involucrados	Contenidos temáticos	Ponderación
<p>Portafolio de evidencias.</p> <p>Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.</p>	<p>Conocimientos:</p> <p>Algebra de Boole Diagramas de Karnaugh Método de simplificación de Quine Mccluskey</p> <p>Habilidades</p> <p>Investigar conceptos nuevos y términos que involucran a la materia. Analizar los nuevos términos y relacionarlos con los conocimientos adquiridos en materias previas.</p> <p>Aptitudes y valores</p> <p>Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<ul style="list-style-type: none"> ● Lógica Combinacional <ul style="list-style-type: none"> ○ Puertas Lógicas ○ Algebra de Boole ○ Diagramas de Karnaugh ○ Método de simplificación de Quine Mccluskey ○ Decodificadores, Multiplexores, Demultiplexores. ● Lógica Secuencial <ul style="list-style-type: none"> ○ Flip-Flop's <ul style="list-style-type: none"> ▪ Flip-Flop D ▪ Flip-flop JK ▪ Flip-Flop T ▪ Flip-Flop RS ○ Registros ○ Máquinas de estado ● Contadores 	<p>14%</p>



UNIVERSIDAD DE GUADALAJARA

<ul style="list-style-type: none"> • Instalar el programa del ISE y Vivado de Xilinx <ul style="list-style-type: none"> ◦ http://alanturing.cucei.udg.mx/software/ • Realizar un programa que implemente las compuertas básicas AND, OR, NAND, NOR, NOT, XOR y XNOR en un lenguaje descriptor de Hardware y su test bench • Portafolio de evidencias. <ul style="list-style-type: none"> ◦ Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional. 	<p>Conocimientos:</p> <p>MaxPlus II ISE Design Suite Vivado 2014.4 Etapas de Diseño Top Down Arquitecturas de dispositivos programables Diseño físico de dispositivos y procesos de fabricación de componentes VHDL and Verilog</p> <p>Habilidades Investigar conceptos nuevos y términos que involucran a la materia. Analizar los nuevos términos y relacionarlos con los conocimientos adquiridos en materias previas.</p> <p>Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<ul style="list-style-type: none"> • Introducción a la estructura de computadores <ul style="list-style-type: none"> ◦ Estructura básica de un computador convencional, estructura y arquitectura ◦ Lenguajes de descripción hardware (HDL) ◦ Introducción de la herramienta de software a utilizar 	<p>14%</p>
<p>Portafolio de evidencias.</p> <p>Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.</p>	<p>Conocimientos:</p> <p>Algebra de Boole Circuitos combinacionales Diseño de circuitos aritméticos Arquitecturas de dispositivos programables (FPGA, CPLD, ASIC, Microcontroladores, Microprocesadores) Tecnología de componentes digitales Root cause analysis Diferentes tipos de simulación de circuitos y análisis de tolerancias</p> <p>Habilidades Pensamiento Analítico Creatividad Iniciativa Identificar y organizar la información que se requiera para resolver un problema práctico.</p> <p>Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<ul style="list-style-type: none"> • Aritmética Computacional <ul style="list-style-type: none"> ◦ Algebra booleana ◦ Circuitos digitales Combinacionales • Circuitos Aritméticos <ul style="list-style-type: none"> ◦ Sumador ◦ Multiplicador ◦ Divisores 	<p>14%</p>



UNIVERSIDAD DE GUADALAJARA

<p>Portafolio de evidencias.</p> <p>Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.</p>	<p>Conocimientos: Metodologías de análisis y diseño de sistemas Estándares de documentación Conocimientos básicos de herramientas de pruebas Conocimiento básico de arquitectura</p> <p>Habilidades Lógica de programación y Abstracción Comunicación oral y escrita Capacidad de análisis para la resolución de problemas emergentes Perseverancia Creatividad Trabajo bajo presión Trabajar bajo procesos</p> <p>Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<p>Toma decisiones con Lógica Secuencial de Control</p> <ol style="list-style-type: none"> i. Circuitos digitales Secuenciales ii. Decodificadores (Decoders) iii. Multiplexores 	<p style="text-align: center;">14%</p>
<p>Portafolio de evidencias.</p> <p>Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.</p>	<p>Conocimientos: Diseño físico de dispositivos y procesos de fabricación de componentes Ciclo de vida de producto y aseguramiento de calidad en el diseño Familiarizado con prácticas de Diseño para la manufactura y Diseño para pruebas. Generales de tecnologías de empaquetado de componentes electrónicos.</p> <p>Habilidades Mentalidad creativa orientada hacia el análisis. Auto dirigido con habilidades de comunicación, organización y trato interpersonal. Orientado hacia la calidad y comprometido con sus objetivos. Habilidad para trabajar efectivamente en un ambiente de equipo.</p> <p>Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<p>Organización de las Memorias</p> <ol style="list-style-type: none"> a. Latches b. ROMs c. SRAMS d. Cache 	<p style="text-align: center;">14%</p>



UNIVERSIDAD DE GUADALAJARA

<p>Portafolio de evidencias.</p> <p>Integrar a lo largo de la UA el conjunto de evidencias que demuestran cómo va el cumplimiento de cada competencia así como el potencial para aplicar el conocimiento de forma profesional.</p>	<p>Conocimientos: Conocimientos generales de Productos de Hardware / Software y lenguajes de programación para hardware Modelos de procesos de pruebas Etapas del proceso del ciclo de vida del desarrollo de un producto Técnicas de diseño para confiabilidad Validación de diseño (confiabilidad, medio ambiente, durabilidad)</p> <p>Habilidades Orientación a Resultados Capacidad de Aprendizaje Organización y Orientación hacia Calidad y el Cliente</p> <p>Aptitudes y valores Presentar los trabajos a tiempo y redactados de forma profesional con especial énfasis en evitar el plagio.</p>	<p>Procesador</p> <p>a. Funcionamiento de un procesador b. Procesador y Memoria.</p>	<p>14%</p>
--	---	--	-------------------

Producto final

Descripción	Evaluación	
<p>Título Implementación de una ALU de 8 bits en algún lenguaje descriptor de Hardware</p>	<p>Criterios de fondo: Seguir lineamientos puntuales que son parte fundamental de la formación de los estudiantes desde el punto de vista ético así como de exploración y extrapolación del conocimiento. Uso correcto de las herramientas.</p>	<p>Ponderación</p>
<p>Objetivo: El estudiante diseñará e implementará una unidad aritmético lógica (ALU) de 8 bits, y lo tendrá que realizar en algún lenguaje descriptor de Hardware como Verilog O VHDL. El algoritmo que implemente la ALU se tendrá que realizar en código puramente sintetizable.</p>	<p>Criterios de forma: Distingue fuentes de información bibliográfica y/o electrónica confiable. Elabora reportes de investigación respetando las normas gramaticales. Redacta sin errores ortográficos. Traduce artículos o lectura de libros en inglés.</p>	<p>16%</p>
<p>Caracterización: La ALU se implementará en VHDL o Verilog (código y Test Bench), y esta tendrá que resolver las operaciones: suma, resta, multiplicación, corrimiento lógico y aritmético (a la derecha e izquierda), rotación (a la derecha e izquierda), comparación (mayor, menor e igual) y comparación de palabras de bits, este aprendizaje se relaciona mucho con la base con el corazón de un microprocesador que es la base de las arquitecturas de computadora</p>	<ul style="list-style-type: none"> ● Puntualidad. ● Redacción. ● Consistencia ● Diseño de portada con datos de la Unidad de Aprendizaje, alumno, profesor y fecha. ● Desarrollo y estructura del trabajo. ● Conclusiones ● Bibliografía (conforme al criterio APA) 	<p>16%</p>



UNIVERSIDAD DE GUADALAJARA

	<ul style="list-style-type: none">• Apéndice (cuando sea necesario)	
--	---	--

Otros criterios		
Criterio	Descripción	Ponderación
[%
		%
		%



6. REFERENCIAS Y APOYOS

Referencias bibliográficas

Referencias básicas

Autor (Apellido, Nombre)	Año	Título	Editorial	Enlace o biblioteca virtual donde esté disponible (en su caso)
Morris Mano	1 enero 2017	Solutions Manual. Digital Design With an Introduction to the Verilog HDL VHDL and System Verilog.	Ed: Pearson; 6th Edición	
Kishore K Mishra	6 enero 2022	System Verilog con diseño de procesador RISC-V	Ed: Independently published	
Brock J. LaMeres	2 noviembre 2020	Introduction to Logic Circuits & Logic Design with Verilog	Springer; Edición 2nd 2019 ed	
Brock J. LaMeres	28 febrero 2019	Quick Start Guide to Verilog (English Edition)	Springer; Edición 1st ed. 2019	
Ming-Bo Lin	29 julio 2015	Digital Systems Design and Practice: Using Verilog HDL and FPGAs (English Edition)	Ming-Bo Lin; Edición 2nd	
Blaine Readler	2020	Verilog by Example: A Concise Introduction for FPGA Design First Edition Edición	Mc Graw Hill	
Samir Palnitkar	2020	Verilog Hdl: A Guide to Digital Design and Synthesis Subsequent Edición	Mc Graw Hill	
M. Morris Mano, Michael Ciletti	2020	Digital Design: With an Introduction to the Verilog HDL, VHDL, and System Verilog 6th Edición	Mc Graw Hill	
Donald E. Thomas, Philip R. Moorby	2020	The Verilog® Hardware Description Language 5th Edición	Mc Graw Hill	



UNIVERSIDAD DE GUADALAJARA

Stalling, W.	2002	Computer Organization & Architecture. Designing for performance. http://www.williamstallings.com/COA6e.html	Prentice-Hall; 6ª edition	
David A. Patterson John L. Hennessy		Organización y diseño de computadores la interfaz hardware/software	Mc Graw Hill	
Barry B. Brey		Los microprocesadores INTEL 8086/8088, 80186, 80286, 80386 y 80486. Arquitectura, programación e interfaces		
Berger, A		Embedded Systems Design: An Introduction to Processes Tools and Techniques	CMP Books	2002
Jonathan Hoysradt		Multi-Core Processors and Next-Generation Systems. http:// DDJ Multi-Core Processors and Next-Generation Systems.htm		
Referencias complementarias				



Apoyos (videos, presentaciones, bibliografía recomendada para el estudiante)

Unidad temática 1:

Curso Electrónica Digital Básica: <https://www.youtube.com/watch?v=O9DtvHnp5aI>

Compuertas lógicas AND - OR - NOT: <https://www.youtube.com/watch?v=NZ3raqUw104>

Flip Flop JK: <https://www.youtube.com/watch?v=M9toqPOghaA>

Unidad temática 2:

Programación y Simulación en lenguaje VHDL con MAX+plus II - Parte 1: <https://www.youtube.com/watch?v=2V7A4u-5iw0&t=102s>

¿Cómo instalar ISE Design Suite 14.7? : https://www.youtube.com/watch?v=r2Tt_nn4FRY

Getting Started with the Vivado IDE: <https://www.youtube.com/watch?v=Grs0gjeMPOY>

Cómo programar compuertas(AND, OR, NAND, NOR) en VHDL en SPARTAN 6, IF ELSE [VIDEOTUTORIAL]:

<https://www.youtube.com/watch?v=L1bMYhqMekQ&t=522s>

Unidad temática 3:

Unidad temática 4:

Unidad temática 5: